ISSN 1814-1196
Научный вестник НГТУ
том 56, № 3, 2014, с. 88–95

http://journals.nstu.ru/vestnik
Scientific Bulletin of NSTU
Vol. 56, No. 3, 2014, pp. 88–95

СОВРЕМЕННЫЕ ИНФОРМАЦИОННЫЕ ТЕХНОЛОГИИ

MODERN INFORMATION TECHNOLOGIES

УДК 621.395.74

Алгоритм параллельной обработки данных в оптических сетях*

Е.А. БАРАБАНОВА[1], Н.С. МАЛЬЦЕВА[2], И.О. БАРАБАНОВ[3]

[1] 414056, РФ, г. Астрахань, ул. Татищева, 16, Астраханский государственный технический университет, к.т.н., доцент, e-mail: elizavetaalexb@yandex.ru
[2] 414056, РФ, г. Астрахань, ул. Татищева, 16, Астраханский государственный технический университет, к.т.н., доцент, e-mail: maltsevans@mail.ru
[3] 414056, РФ, г. Астрахань, ул. Татищева, 16, Астраханский государственный технический университет, аспирант, e-mail: igorussia@list.ru

В статье предлагается метод высокоскоростной обработки информации для оптических систем коммутации. Данный метод позволяет повысить скорость передачи информации в оптической коммутационной системе, используя объем буферной памяти небольшого размера, тем самым повышая производительность вычислительных систем и систем телекоммуникаций. Метод основывается на алгоритме параллельного поиска свободных каналов данных, позволяющий отыскивать свободные каналы связи параллельно на фоне передачи информации. Рассматриваются оптические коммутаторы с централизованной настройкой. Архитектура рассматриваемой коммутационной системы – многокаскадная. В качестве управляющего устройства может использоваться использовать микроконтроллер. Предложено использовать в качестве УУ микроконтроллер ATmega128. Приводятся результаты имитационного моделирования алгоритма параллельной идентификации, реализованного в микроконтроллере, доказывающие работоспособность предлагаемого алгоритма. Кроме этого для сравнения предлагаемого метода с существующими, написана программа, имитирующая три способа обработки пакетов: последовательный, разовый и параллельных. Интерес представляет оценить величину вероятности задержки пакетов в буферной памяти оптического коммутатора при различной длине пакета и для каждого из трех режимов работы системы. По результатам моделирования в программе можно сделать вывод, что использование метода параллельной обработки информации в оптической коммутационной системе позволяет обслуживать поступающие пакеты быстрее, что является положительным свойством системы, в случае если передается чувствительный к задержкам трафик, а также позволяет существенно снизить требования к размеру буферной памяти оптического коммутатора.

Ключевые слова: оптическая коммутационная система, параллельная идентификация, алгоритм, коммутационный блок, ячейка коммутации, микроконтроллер, буферная память, моделирование

ВВЕДЕНИЕ

Методы оптической коммутации потоков информации принципиально отличаются от методов механической коммутации. При механической коммутации время срабатывания элементов коммутации составляет десятки мс. При оптической коммутации это время на несколько порядков меньше.

Оптический коммутатор – это сложный и наиболее важный элемент полностью оптической сети. Большинство основных конструкций оптических коммутаторов должно иметь несколько входов и выходов. Основным параметром коммутатора является время передачи информации со входа на выход, или время срабатывания. В настоящее время используются разнообразные типы оптических коммутаторов – направленные ответвители, мостовой балансовый интерферометр и коммутатор на скрещивающихся волноводах [1, 2, 3, 5].

Оптические коммутаторы не получили широкого использования в связи с недостатком оптического решения, которое заключается в отсутствии буферной оптической памяти боль-

* *Статья получена 19 мая 2014 года.*

шой емкости. Для буферизации светового сигнала применяются так называемые линии задержки (delay lines), состоящие, как правило, из специально перфорированного кремния. Но такие устройства слишком громоздки и дороги для массового применения их в создании микросхем нового поколения. Кроме этого, размеры существующих оптических буферных устройств недостаточны для обработки данных без потерь и не предназначены для долгого хранения информации в виду затухания оптического сигнала [6, 7, 8, 9, 10].

Поэтому возникает задача разработать метод высокоскоростной обработки информации в оптических коммутационных системах (КС), позволяющий повысить скорость передачи информации внутри коммутационной структуры и не требующий оптического буферного устройства большой емкости, что позволит применять оптические коммутаторы в высокопроизводительных вычислительных системах и системах связи [3].

1. АНАЛИЗ МЕТОДОВ УПРАВЛЕНИЯ ОПТИЧЕСКИМИ КОММУТАТОРАМИ

Большое влияние на структуру КС оказывает метод управления. Под управлением коммутационной системой понимается комплекс мер, необходимых для реализации их в структуре произвольной сети и поддержания функционирования этой сети в структуре.

В зависимости от принципов настройки все КС можно отнести к системам с централизованной и децентрализованной настройкой.

Настройка КС – это перевод всех её элементов в определённые состояния для установления требуемого соединения. Если коммутационным элементом системы является ключ, то он может находиться в двух состояниях – замкнутом и разомкнутом. Для того чтобы установить соединение между входом и выходом оптического коммутатора, необходимо установить в требуемое состояние все или часть коммутационных элементов. Этот процесс описывается некоторым алгоритмом. В системах с централизованной настройкой существует единое центральное устройство управления, которое управляет работой всей системы. В системах с децентрализованной настройкой есть множество локальных устройств управления при каждой ячейке коммутации. Информация о необходимом соединении передаётся от входа системы к коммутационным элементам последовательно, от уже настроенного элемента к другому, ещё не настроенному. Получив эту информацию, устройство управления настраивает «свой» коммутационный элемент и передаёт её в устройство управления следующего коммутационного элемента [4, 7, 8].

К достоинствам КС с централизованной настройкой элементов относятся:

– наименьшая сложность;

– быстрое осуществление настройки,

к недостаткам:

– отсутствие автономности;

– наличие большой памяти, объем которой в общем случае определяется размерностью КС.

В случае децентрализованного управления коммутационной системой большая часть устройства управления (УУ) распределяется по элементам КС. В результате КС совместно с устройством управления выполняется на основе одинаковых многополюсников, функционально объединяющих некоторое число коммутационных точек и логические схемы УУ.

Системы с децентрализованной настройкой являются более перспективными с точки зрения реализации их в виде СБИС. Использование достаточно простых локальных устройств управления позволяет в большей мере использовать возможности интеграции элементов и улучшить характеристики процесса настройки КС, так как отпадает необходимость собирать всю информацию в центральное УУ и затем распределять её по всем коммутационным элементам. Но такие системы не выгодны при большом числе входов, а следовательно, и ячеек коммутации, так как при этом требуются большие аппаратные затраты.

Достоинства КС с децентрализованной настройкой:

– большая автономность;

– малое число (в идеале полное отсутствие) настроечных шин;

– отсутствие внешней памяти для хранения настроечной информации.

Основным недостатком КС с децентрализованной настройкой элементов является большое число управляющих шин.

Рассмотрим оптические коммутаторы с централизованной настройкой. В качестве управляющего устройства может использоваться использовать микроконтроллер.

2. МОДЕЛИРОВАНИЕ АЛГОРИТМА ПОИСКА СВОБОДНЫХ КАНАЛОВ ДАННЫХ В МНОГОЗВЕННОЙ КОММУТАЦИОННОЙ СИСТЕМЕ С ПАРАЛЛЕЛЬНОЙ ИДЕНТИФИКАЦИЕЙ КАНАЛОВ ДАННЫХ

Предположим, что оптическая КС работает по методу параллельной идентификации свободных каналов данных [3]. Алгоритм параллельной идентификации каналов данных на фоне передачи информации представлен на рис. 1.

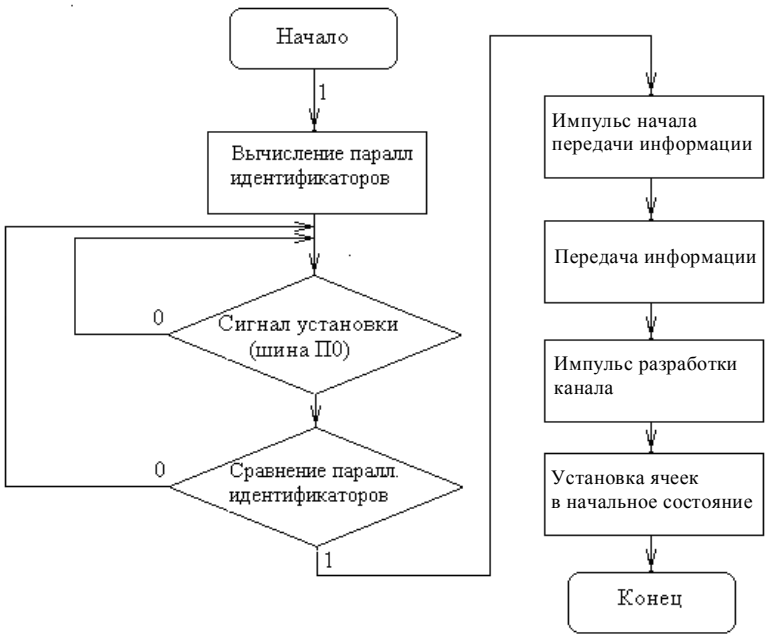

Рис. 1. Алгоритм параллельной идентификации свободных каналов данных

Алгоритм поиска свободных каналов данных, реализуемый в микроконтроллере, написан на языке программирования Си. Данный алгоритм позволяет находить свободные каналы данных в многозвенной КС с нечётным числом каскадов (число каскадов задаётся в начале программы). Входными значениями данного алгоритма являются номер входа в КС и номер выхода. Алгоритм анализирует свободные ячейки коммутации и выдаёт параллельный идентификатор, содержащий номера выходов из промежуточных блоков системы. Этот идентификатор однозначно определяет путь через КС. Если необходимо соединить седьмой вход с двенадцатым выходом системы и при этом КС имеет 5 каскадов (три промежуточных), то программа, проанализировав свободные пути, выдаёт результат в виде номеров коммутационных блоков и выходов из этих блоков [1].

Алгоритм прокладывает путь через все первые блоки системы, так как считается, что КС пока не занята. При дальнейшей работе алгоритма часть ячеек коммутации будет занята в передаче информации и путь будет прокладываться через другие блоки коммутации.

Далее создадим модель микроконтроллера и с помощью логического анализатора проверим корректность работы алгоритма.

В настоящее время существует несколько программ-симуляторов работы электронных устройств, одна из таких – Proteus 7.2.

Для проверки правильности функционирования алгоритма поиска свободных каналов связи в микроконтроллере ATmega128 проведём моделирование работы устройства в программе-симуляторе Proteus 7.2. Данный симулятор позволяет без сборки реального устройства отладить работу схемы и проверить работоспособность предложенного алгоритма (см. рис. 2).

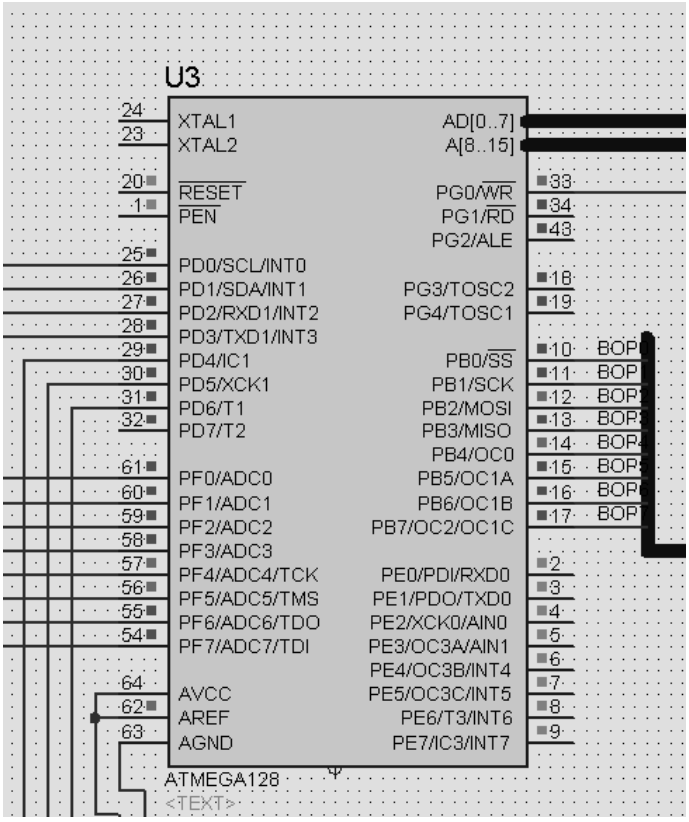

Рис. 2. Микроконтроллер ATmega128

При запуске программы появляется окно, в котором можно выбрать тип микроконтроллера и подключить дополнительные устройства, необходимые для проверки действия алгоритма.

Выбираем микроконтроллер ATmega128. Первые три входа микроконтроллера предназначены для записи в шестнадцатеричной системе счисления номеров входа и выхода КС, между которыми необходимо проложить соединение.

Следующий вывод предназначен для подачи импульса разрешения начала работы программы поиска. Импульс Gentbl позволяет обновлять массивы данных. Данный импульс в реальной КС подаётся от УУ. Выходы PE в дальнейшем предназначены для подключения микроконтроллера к общему устройству управления (см. рис. 3).

Алгоритм работы микроконтроллера, или поиска свободных каналов связи, был написан на языке Си, а затем с помощью компилятора CodeVersionAVR V $\geq$ 1.35 преобразован в программу для прошивки контроллера.

После прошивки микроконтроллера к выходам и входам устройства подключаем индикаторы и проверяем корректность работы программы.

Для прошивки микроконтроллера рассчитываем число коммутационных блоков в каждом каскаде при соблюдении критерия Пола. Принимаем, что КС имеет 2048 входов и 2048 выходов и состоит из пяти звеньев. При этом входное и выходное звено системы имеет по 128 блоков размерностью 16×64 и 64×16 соответственно. Второе и четвёртое звено со-

стоит из 64 коммутационных блоков размерностью 128 × 128. Промежуточное звено системы имеет 256 коммутационных блоков размерностью 128 × 128 [2].

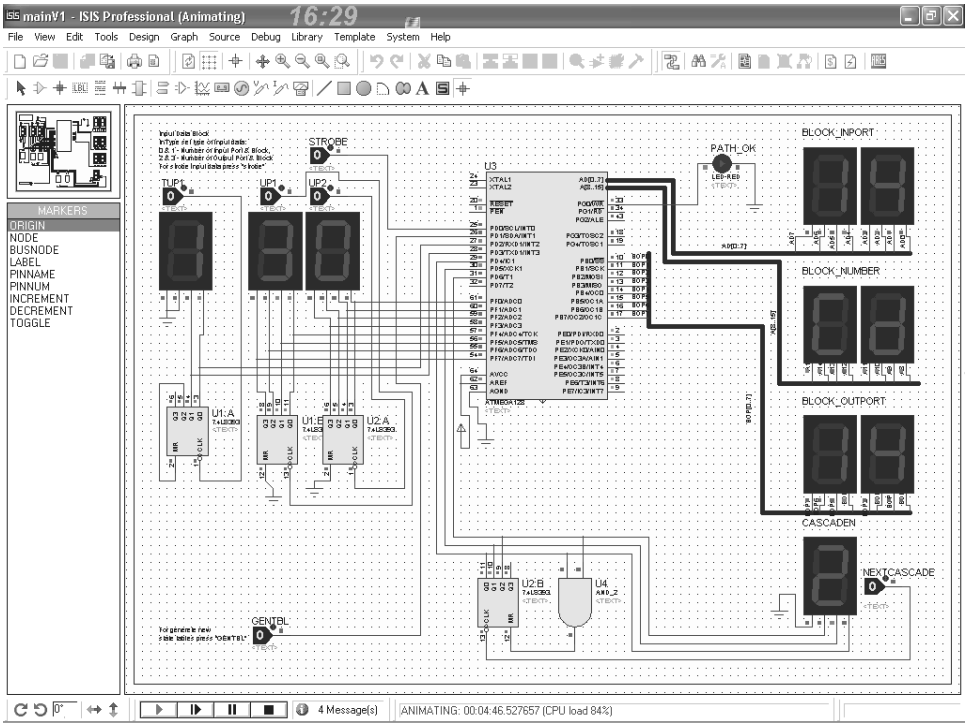

Рис. 3. Имитационная модель микроконтроллера

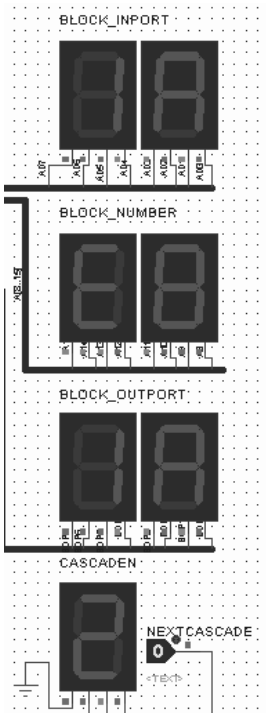

Рис. 4. Работа микроконтроллера

При разработке КС с другими параметрами в алгоритм поиска свободных каналов данных вносятся незначительные изменения.

Второй и третий индикаторы указывают (в шестнадцатеричной системе счисления), какой вход какого блока входного каскада с каким выходом какого блока выходного каскада необходимо соединить. Первый индикатор цифрами от 0 до 3 определяет тип данных, выдаваемых на этих индикаторах: 0 – номер входа блока входного каскада, 1 – номер этого блока, 2 – номер выхода из блока выходного каскада, 3 – номер этого блока.

Микроконтроллер выдаёт результаты работы поочередно по каскадам. Номер каскада указан на нижнем индикаторе. Верхний индикатор показывает номер входа в коммутационный блок выбранного каскада, средний индикатор показывает номер этого коммутационного блока, нижний индикатор указывает выход из коммутационного блока (см. рис. 4).

Например, на рисунке 4 показано, что во втором каскаде задействованы 1A вход в E8 коммутационный блок и 1A выход из этого блока. После перевода в десятичную систему счисления получим 26 вход в 232 коммутационный блок и 26 выход из этого блока.

На рис. 5 представлены графические зависимости вероятности ожидания пакета в очереди от длины пакета при

числе занятых выходов – 80 % для SS с последовательным принципом установления соединений, SS с разовым режимом коммутации и SS с параллельным принципом установления соединений. Моделирование проводилось в специально разработанной программе. Результаты моделирования представлены в табл. 1.

Таблица 1

Средние значения вероятности ожидания пакетов в очереди

Длина пакета	Вероятность ожидания пакета в очереди, $p_{ож}$	Вероятность ожидания пакета в очереди, $p_{ож}$	Вероятность ожидания пакета в очереди, $p_{ож}$
15	0,35	0,74	0,67
30	0,54	0,82	0,77
45	0,71	0,88	0,86
60	0,72	0,89	0,86

На графиках отображена погрешность моделирования 5 %.

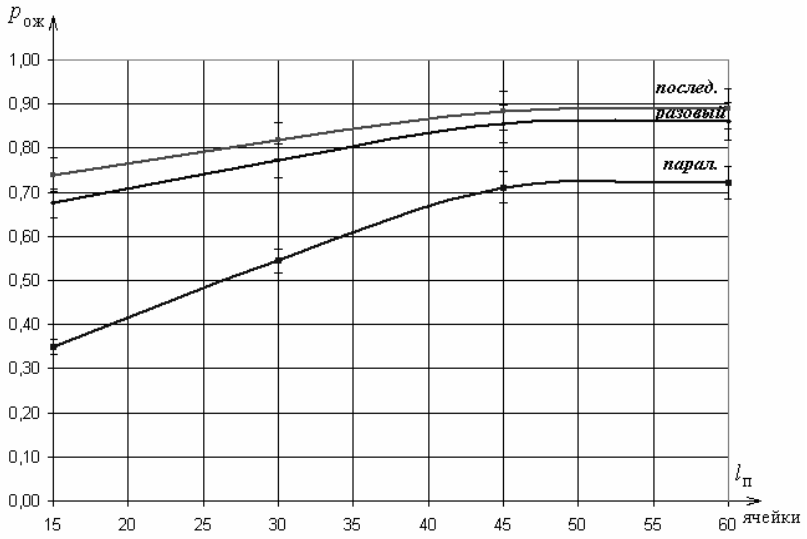

Рис. 5. Зависимость вероятности ожидания пакета в очереди от длины пакета при числе занятых выходов 80 %

Анализируя построенные графики, можно сделать вывод, что при длине пакета $l_п$ = 60 ячеек вероятность ожидания пакета в очереди при использовании метода параллельной обработки меньше на 20 % по сравнению с КС, использующей последовательный алгоритм установления соединений, и на 18 % меньше по сравнению с КС, работающей в разовом режиме коммутации.

В соответствии с разовым режимом коммутации КС функционирует в три этапа: 1-й этап – настройка схемы; 2-й этап – передача информации; 3-й этап – разборка каналов связи. На этапе процесса установления соединений осуществляется поиск свободных промежуточных путей, на втором этапе происходит передача полезной информации по настроенным каналам связи. При этом новый этап установления соединений может начаться только после окончания процесса передачи всеми устройствами. Данный режим приемлем не для всех систем телекоммуникаций, а только для тех случаев, где моменты поступления пакетов не случайны и известны заранее [3, 5, 7].

Следовательно, использование метода параллельной обработки информации в КС позволяет обслуживать поступающие пакеты быстрее, что является положительным свойством системы, в случае если передается чувствительный к задержкам трафик, а также позволяет существенно снизить требования к размеру буферной памяти оптического коммутатора.

ЗАКЛЮЧЕНИЕ

В данной статье предлагается метод параллельной обработки информации для оптической КС. Рассмотрен алгоритм работы оптической коммутационной системы на основе метода параллельной идентификации свободных каналов данных. Предложено использовать в качестве УУ микроконтроллер ATmega128. Разработана имитационная модель поиска свободных каналов связи. В программе Proteus 7.2 выбран микроконтроллер ATmega128 семейства AVR фирмы Atmel и проверена работоспособность алгоритма параллельной идентификации свободных каналов данных. Данный метод высокоскоростной обработки информации в оптических КС позволяет повысить скорость передачи информации внутри коммутационной структуры и не требует оптического буферного устройства большой емкости, что позволит применять оптические коммутаторы в высокопроизводительных вычислительных системах и системах связи.

СПИСОК ЛИТЕРАТУРЫ

1. *Барабанова Е.А., Мальцева Н.С.* Принципы построения коммутационных систем с параллельной настройкой // Вестник Астраханского государственного технического университета. Серия: Управление, вычислительная техника и информатика. – 2010. – № 2. – С. 122–128.

2. *Барабанова Е.А., Шамшурина О.Н.* Пятикаскадная коммутационная система с параллельной настройкой // Наука в современном мире: материалы 1 междунар. науч.-практ. конф. (1 апр. 2010 г.): сб. науч. тр. – М.: Спутник+, 2010. – С. 250–252.

3. *Барабанова Е.А., Мальцева Н.С.* Коммутационные структуры для распределённых систем // Всероссийская научная конференция профессорско-преподавательского состава Астраханского государственного технического университета (55 ППС): тез. докл. / под общ. ред. Н.Т. Берберовой, А.В. Котельникова; Астрахан. гос. техн. ун-т. – Астрахань: Изд-во АГТУ, 2011. – С. 187.

4. *Барабанова Е.А., Мальцева Н.С.* Алгоритмы работы коммутационных систем с параллельной настройкой // Вестник Астраханского государственного технического университета. Серия: Управление, вычислительная техника и информатика. – 2011. – № 1. – С. 150–156.

5. *Барабанова Е.А., Мальцева Н.С., Полина О.Н.* Алгоритм параллельного поиска для пяти каскадной коммутационной системы // Вестник Астраханского государственного технического университета. Серия: Управление, вычислительная техника и информатика. – 2011. – № 2. – С. 107–113.

6. Седова Я.А., Квятковская И.Ю. Интеллектуальный анализ корпуса документов научной информации // Вестник Астраханского государственного технического университета. Серия: Управление, вычислительная техника и информатика. – 2011. – № 1. – С. 128–136.

7. *Барабанова Е.А., Мальцева Н.С., Барабанов И.О.* Алгоритм работы буферного устройства АТМ-коммутатора с параллельной настройкой // Вестник Астраханского государственного технического университета. Серия: Управление, вычислительная техника и информатика. – 2012. – № 1. – С. 97–103.

8. *Барабанова Е.А., Мальцева Н.С., Барабанов И.О.* Разработка универсального алгоритма для многокаскадных коммутаторов с параллельной настройкой // Вестник Астраханского государственного технического университета. Серия: Управление, вычислительная техника и информатика. – 2013. – № 1. – С. 118–125.

9. *Полумордвинова А.О., Квятковская И.Ю.* Информационная система поиска оптимального управленческого решения // Вестник Астраханского государственного технического университета. Серия: Морская техника и технология. – 2009. – № 2. – С. 61–64.

10. The algorithms for parallel information processing in many-stage commutation systems for high performance computing systems and communication systems / I.O. Barabanov, E.A. Barabanova, N.S. Maltseva, O.V. Kudryvtseva, Yu.A. Lezhnina // Third International Conference "High Performance Computing" HPC-UA 2013 (Ukraine, Kyiv, oct. 7-11, 2013). – Kyiv, Kyiv Polytechnic Institute Publ., 2013. – P. 39–44.

Барабанова Елизавета Александровна, кандидат технических наук, доцент кафедры связи Астраханского государственного технического университета. Основное направление научных исследований – перспективные высокоскоростные коммутационные системы. Имеет более 30 публикаций, в том числе 2 монографии. E-mail: elizavetaaleb@yandex.ru

Мальцева Наталия Сергеевна, кандидат технических наук, доцент кафедры связи Астраханского государственного технического университета. Основное направление научных исследований – перспективные высокоскоростные коммутационные системы. Имеет более 30 публикаций, в том числе 2 монографии. E-mail: maltsevans@mail.ru

Барабанов Игорь Олегович, аспирант кафедры связи Астраханского государственного технического университета. Основное направление научных исследований – перспективные оптические коммутационные системы. Имеет более 10 публикаций. E-mail: igorussia@list.ru

The algorithm of parallel data processing in optical networks[*]

E.A. BARABANOVA[1], N.S. MALTSEVA[2], I.O. BARABANOV[3]

[1] Astrakhan state technical University, 16 Tatishcheva street, Astrakhan, 414056, Russian Federation, candidate of technical Sciences, Docent, e-mail: elizavetaalexb@yandex.ru
[2] Astrakhan state technical University, 16 Tatishcheva street, Astrakhan, 414056, Russian Federation, candidate of technical Sciences, Docent, e-mail: maltsevans@mail.ru
[3] Astrakhan state technical University, 16 Tatishchev street, Astrakhan, 414056, Russian Federation, post-graduate student, e-mail: igorussia@list.ru

The problem of developing a method of high-speed information processing in the optical switching systems is solved. This method will allow to increase information transfer speed in switching structure also won't demand the high-capacity optical buffer device and will allow to apply optical switchboards in high-performance computing systems and communication systems. The method is based on a parallel search of available data channels algorithm that allows searching for free channels in parallel relation to the background transmission. An optical switch has centralized configuration. The considered switching system has multistage structure. A microcontroller ATmega128 can be used as the control unit. The algorithm of search of free channels of the data, realized in the microcontroller is simulated. In addition for comparing the proposed method with existing ones spatial program had been written. The program simulates the tree ways of packet processing: consecutive, parallel and a one-off. The interest is to estimate the probability of packet delay in the buffer memory of the optical switch for different packet length and for each of three modes of working of the switching system. Simulation results are in the program, we can conclude that the use of parallel processing in the optical switching system allows us to serve incoming packets quickly, which is a positive feature of the system, if the transferred delay-sensitive traffic, and can significantly reduce the size requirements for the buffer memory of optical switch.

Keywords: An optical switching system, a parallel identification, the algorithm, a switching block, a switching cell, microcontroller, the buffer memory, a simulation

REFERENCES

1. Barabanova E.A., Mal'tseva N.S. Printsipy postroeniya kommutatsionnykh sistem s parallel'noi nastroikoi [Aufbau principles of switching systems with shunt tuning]. *Vestnik Astrakhanskogo gosudarstvennogo tekhnicheskogo universiteta. Seriya: Upravlenie, vychislitel'naya tekhnika i informatika – Vestnik of Astrakhan state technical university. Series: Management, Computer Science and Informatics,* 2010, no. 2, pp. 122-128.

2. Barabanova E.A., Shamshurina O.N. [Five-stage switching system with a parallel configuration]. *Nauka v sovremennom mire. Materialy 1 mezhdunarodnoi nauchno-prakticheskoi konferentsii (1 apr. 2010 g.). Sbornik nauchnykh trudov* [Science in the Modern World. Proceedings of the I International Scientific-Practical Conference (April 1, 2010). Collection of Scientific Papers]. Moscow, Satellite + Publ., 2010, pp. 250-252.

3. Barabanova E., Maltseva N. [Switching patterns for distributed systems]. *Vserossiiskaya nauchnaya konferentsiya professorsko-prepodavatel'skogo sostava Astrakhanskogo gosudarstvennogo tekhnicheskogo universiteta (55 PPS). Tezisy dokladov* [Scientific Conference of the faculty of Astrakhan State Technical University (55 PPP). Mes. conf.] Astrakhan, ASTU Publ., 2011, p. 187.

4. Barabanova E.A., Mal'tseva N.S. Algoritmy raboty kommutatsionnykh sistem s parallel'noi nastroikoi [The parallel processing algorithms of switching systems]. *Vestnik Astrakhanskogo gosudarstvennogo tekhnicheskogo universiteta. Seriya: Upravlenie, vychislitel'naya tekhnika i informatika – Vestnik of Astrakhan state technical university. Series: Management, Computer Science and Informatics,* 2011, no. 1, pp. 150-156.

5. Barabanova E.A., Mal'tseva N.S., Polina O.N. Algoritm parallel'nogo poiska dlya pyati kaskadnoi kommutatsionnoi sistemy [Algorithm of a parallel search for a five-stage switching system]. *Vestnik Astrakhanskogo gosudarstvennogo tekhnicheskogo universiteta. Seriya: Upravlenie, vychislitel'naya tekhnika i informatika – Vestnik of Astrakhan state technical university*. Series: Management, Computer Science and Informatics, 2011, no. 2, pp. 107-113.

6. Sedova Ya.A., Kvyatkovskaya I.Yu. Intellektual'nyi analiz korpusa dokumentov nauchnoi informatsii [Intellectual analysis of scientific documentation corpus]. *Vestnik Astrakhanskogo gosudarstvennogo tekhnicheskogo universiteta. Seriya: Upravlenie, vychislitel'naya tekhnika i informatika – Vestnik of Astrakhan state technical university. Series: Management, Computer Science and Informatics,* 2011, no. 1, pp. 128-136.

7. Barabanova E.A., Mal'tseva N.S., Barabanov I.O. Algoritm raboty bufernogo ustroistva ATM-kommutatora s parallel'noi nastroikoi [Algorithm of buffer device working of ATM-switch with parallel adjustment]. *Vestnik Astrakhanskogo gosudarstvennogo tekhnicheskogo universiteta. Seriya: Upravlenie, vychislitel'naya tekhnika i informatika – Vestnik of Astrakhan state technical university. Series: Management, Computer Science and Informatics,* 2012, no. 1, pp. 97-103.

8. Barabanova E.A., Mal'tseva N.S., Barabanov I.O. Razrabotka universal'nogo algoritma dlya mnogokaskadnykh kommutatorov s parallel'noi nastroikoi [Development of universal algorithm for multistage switches with parallel adjustment]. *Vestnik Astrakhanskogo gosudarstvennogo tekhnicheskogo universiteta. Seriya: Upravlenie, vychislitel'naya tekhnika i informatika – Vestnik of Astrakhan state technical university. Series: Management, Computer Science and Informatics*, 2013, no. 1, pp. 118-125.

9. Polumordvinova A.O., Kvyatkovskaya I.Yu. Informatsionnaya sistema poiska optimal'nogo upravlencheskogo resheniya [Information system of the search of the optimal administrative decision]. *Vestnik Astrakhanskogo gosudarstvennogo tekhnicheskogo universiteta. Seriya: Morskaya tekhnika i tekhnologiya – Vestnik Astrakhanskogo gosudarstvennogo tekhnicheskogo universiteta. Seriya: – Vestnik of Astrakhan state technical university. Series: Marine Engineering and Technologies*, 2009, no. 2, pp. 61-64.

10. Barabanov I.O., Barabanova E.A., Maltseva N.S., Kudryvtseva O.V., Lezhnina Yu.A. The algorithms for parallel information processing in many-stage commutation systems for high performance computing systems and communication systems. Third International Conference "High Performance Computing" HPC-UA 2013, Kyiv, Ukraine, Kyiv Polytechnic Institute Publ., pp. 39-44.

ISSN 1814-1196, http://journals.nstu.ru/vestnik
Scientific Bulletin of NSTU
Vol. 56, No. 3, 2014, pp. 88–95

[*] *Received 19 May 2014.*